

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-210708

(43)Date of publication of application : 20.08.1993

(51)Int.Cl.

G06F 15/60

(21)Application number : 03-295316

(71)Applicant : NEC CORP

(22)Date of filing : 12.11.1991

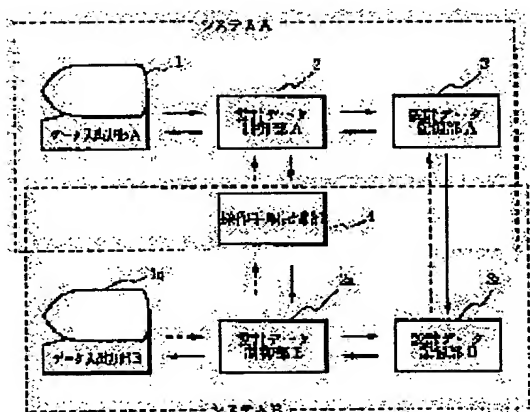
(72)Inventor : MIMAKI TADASHI

(54) DEVICE FOR DESIGNING PRINTED CIRCUIT BOARD

(57)Abstract:

PURPOSE: To attain design parallel processing for allowing plural designers to simultaneously execute the design operation of the same printed circuit board design data.

CONSTITUTION: Data I/O parts 1, 1a enter the wiring pattern data of a printed circuit board, design data control parts 2, 2a execute the internal operation of numerized wiring patterns obtained from the data I/O parts 1, 1a, design data storing parts 3, 3a store determined wired pattern data groups, and an operation procedure storing part 4 stores design operation information obtained from the data I/O parts 1, 1a and restores data while executing the design rule check of the stored information by the control parts 2, 2a.



LEGAL STATUS

[Date of request for examination] 31.10.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2765312

[Date of registration] 03.04.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2765312号

(45) 発行日 平成10年(1998) 6月11日

(24) 登録日 平成10年(1998) 4月3日

(51) Int.Cl.⁹

G 0 6 F 17/50

識別記号

F I

G 0 6 F 15/60

6 5 8 E

6 0 4 J

請求項の数 2 (全 6 頁)

(21) 出願番号 特願平3-295316

(22) 出願日 平成3年(1991)11月12日

(65) 公開番号 特開平5-210708

(43) 公開日 平成5年(1993)8月20日

審査請求日 平成7年(1995)11月1日

(73) 特許権者 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 三巻 正

東京都港区芝五丁目7番1号日本電気株式会社内

(74) 代理人 弁理士 京本 直樹 (外2名)

審査官 渡邊 聡

(56) 参考文献 特開 平3-238557 (J P, A)

(58) 調査した分野(Int.Cl.⁹, D B名)

G06F 17/50

(54) 【発明の名称】 印刷配線板設計装置

1

(57) 【特許請求の範囲】

【請求項1】 印刷配線板の配線パターンデータ作成指示をキーボードなどの入力装置から取込むと共に、確定済の配線パターンを表示部に表示するデータ入力部と；このデータ入出力部から数値化された配線パターンデータに対して内部演算を行ない、かつその配線パターンを表示するためのデータ制御を行なう設計データ制御部と；この設計データ制御部から確定された配線パターンデータ群を格納保存し、これら保存配線パターンデータを前記設計データ制御部にデータ送出する設計データ記憶部と；前記データ入出力部と前記設計データ制御部とを經由して前記データ入出力部からの設計操作情報を格納保存し、かつ前記設計データ記憶部の配線パターンデータとこの保存された設計操作情報とからパターン設計データを復元する情報を送出する操作手順記憶部とを備

2

えることを特徴とする印刷配線板設計装置。

【請求項2】 操作手順記憶部が共有させる形態で複数の設計システムを形成した請求項1記載の印刷配線板設計装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は印刷配線板設計装置に関し、特に同一の印刷配線板設計に対して並行設計作業のできる印刷配線板設計装置に関する。

【0002】

【従来の技術】 従来の印刷配線板設計装置としては、図5に示すように、基本的にはデータ入出力部1、設計データ制御部2、設計データ記憶部3から構成される。操作者がデータ入出力部1に対して行なう設計操作は、設計データ制御部2を通して設計データ記憶部3に格納さ

3

れ、常に一つの設計データに対して 1 人の操作者が設計を行なう形態を取っており、複数の操作者が一つの設計データに対して設計を並列に進行させ設計処理を早くすることはできなかった。

【0003】

【発明が解決しようとする課題】このような従来の印刷配線板設計装置では、設計のために要する時間を多く、必要とする印刷配線板設計では一つの設計データに対して一人の操作者が設計を行うには時間的限界があるため、設計速度の向上が期待できないという欠点があった。

【0004】本発明の目的は、このような欠点を解決し、同時に複数の操作者が 1 つの設計データに対して、設定操作を行なう設計の並列処理を可能とした印刷配線板設計装置を提供することにある。

【0005】

【課題を解決するための手段】本発明の印刷配線板設計装置の構成は、印刷配線板の配線パターンデータ作成指示をキーボードなどの入力装置から取込むと共に、確定済の配線パターンを表示部に表示するデータ入力部と；このデータ入出力部から数値化された配線パターンデータに対して内部演算を行ない、かつその配線パターンを表示するためのデータ制御を行なう設計データ制御部と；この設計データ制御部から確定された配線パターンデータ群を格納保存し、これら保存配線パターンデータを前記設計データ制御部にデータ送出する設計データ記憶部と；前記データ入出力部と前記設計データ制御部とを經由して前記データ入出力部からの設計操作情報を格納保存し、かつ前記設計データ記憶部の配線パターンデータとこの保存された設計操作情報とからパターン設計データを復元する情報を送出する操作手順記憶部とを備えることを特徴とする。

【0006】

【実施例】図 1 は本発明の一実施例を説明するブロック図を示している。本実施例は、従来例（図 5）と比較して操作手順記憶部 4 が設けられている。この操作手順記憶部 4 を共有して、複数のシステム（システム A とシステム B）が設けられ、これらシステム A とシステム B は同等な装置である。図において、データの流れを示す実線矢印はデータの流れを示し、破線矢印はシステム A とシステム B の立場を逆にしたときのデータの流れを示している。

【0007】ここでシステム A の設計データ記憶部 3 に、図 2（a）で示される印刷配線板の配線パターン 5 とランド 6 が記憶されているとする。また図 3、図 4 は図 1 のデータ登録処理およびその展開処理を説明するフローチャートである。

【0008】まず、図 3 のステップ 11 で、システム A のデータ入出力部 1 から、図 2（a）の配線パターンデータ $P_1 (X_1, Y_1) - P_2 (X_1, Y_2)$ をデータ

4

入出力部 1 に付属しているキーボードから「2 点間接続」命令と同じくデータ入出力部に付属しているマウス等の座標入力装置より $P_1 - P_2$ を入力する。次にステップ 12 で、設計データ制御部 2 において「2 点間接続」命令と座標 P_1, P_2 を符号化して操作手順記憶部 4 に転送し、書き込み処理を行ない操作手順記憶部 4 にて記憶保存する。

【0009】次にステップ 13 において、設計データ制御部 2 にて先に入力された設計データを現在設計データ記憶部 3 に登録されている設計データに追加登録しても設計規則に違反しないかどうかを判定する DRC（デザイン・ルール・チェック）処理を行なう。ここで設計規則に違反しているとすれば、入力データはキャンセルされ、設計データ記憶部 3 にデータ登録されることはない。この反対に設計規則に違反することが無ければ、ステップ 14 で設計データ記憶部 3 に転送・登録される。

【0010】例えば、図 2（b）における $P_2 - P'_3$ を接続しようとした際には P'_3 点が他の配線パターンと干渉を起こすため、設計規則違反となり、設計データ記憶部 3 に登録されることはない。このフローチャートにおいて、 $P_1 - P_2$ の配線パターンを追加した場合と同様に $P_2 - P_3, P_3 - P_4$ の配線パターンを追加登録していく。このとき、 $P_2 - P_3, P_3 - P_4$ を配線接続した操作手順は、時系列で操作手順記憶部 4 に記憶されている。

【0011】次に、図 4 を用いて操作手順展開処理を説明する。まず、図 3 におけるデータ登録処理が開始される以前に、システム A の設計データ記憶部 3 の設計データをシステム B の設計データ記憶部 3a にデータ転送しておく必要がある。次に図 3 のデータ登録処理（ステップ 14）で操作手順記憶部 4 に蓄積された操作手順データを、ステップ 21 でシステム B の設計データ記憶部 3a が一手順ずつ読み取ってくる。次に、ステップ 22 で図 2（a）の $P_1 - P_2 - P_3 - P_4$ が無い状態のパターンデータに対して操作手順データ 4 より読み取った一手順を再現する。

【0012】次に、設計データ制御部 2a において、ステップ 23 で再現した配線パターンデータ $P_1 - P_2$ が設計規則に違反していないかどうかの DRC 処理を行なう。次にステップ 24 で設計規則に違反しているか否かを判定し、違反していれば、パターンデータを登録せず一単位の処理を終了する。

【0013】もし、設計規則に違反していなければ、ステップ 25 で設計データ記憶部 2 に配線パターンデータを登録する。同様な手順で $P_2 - P_3, P_3 - P_4$ の「2 点間配線」命令を受取ってデータを次々に登録していく。すなわち、以上の処理はシステム A で行なった操作が設計上の予備を考慮した上で、システム B 上で再現されるもので、再現する以前に、システム B で別の操作を行なっておけば、並列作業を行なっていることにな

5

る。

【0014】

【発明の効果】以上説明したように本発明は、印刷配線板の配線パターン作成命令を入力装置から取り込み、逐次操作手順記憶部に格納・記憶することにより、操作者が本装置に対して行なう設計手順を再現できると共に、設計データ記憶部に蓄えられている配線パターンデータにデータ追加する際、このデータ追加により設計規則に違反するかを判断するDRC機能を有しているので、同一の設計データに対して複数の入力装置から配線パターン作成命令を受け、一つの設計データに対して配線パターンデータを追加登録することができるという結果を有する。また、各々の操作者が発行した命令が矛盾を引き起こすような場合、DRC機能が働くので、矛盾したデータが追加登録されることはない。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図。 *

6

*【図2】(a), (b)は図1のシステムで設計規則に則した操作手順および設計規則に違反した操作手順を説明する配線パターン図。

【図3】図1のデータ登録の処理を説明するフローチャート。

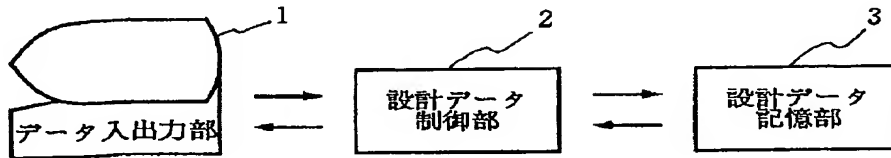
【図4】図1の操作手順の展開処理を説明するフローチャート。

【図5】従来例の印刷配線板設計装置を示すブロック図。

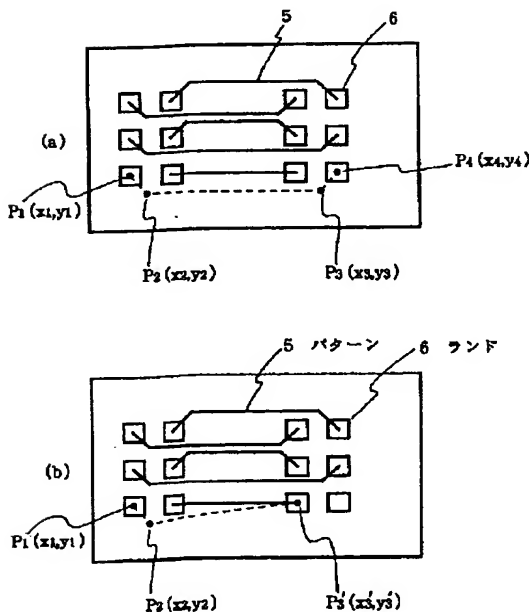
【符号の説明】

- 1, 1 a 設定データ入出力部
- 2, 2 a 設計データ制御部
- 3, 3 a 設計データ記憶部
- 4 操作手順記憶部
- 5 配線パターンデータ
- 6 ランドデータ
- 11~15, 21~25 操作ステップ

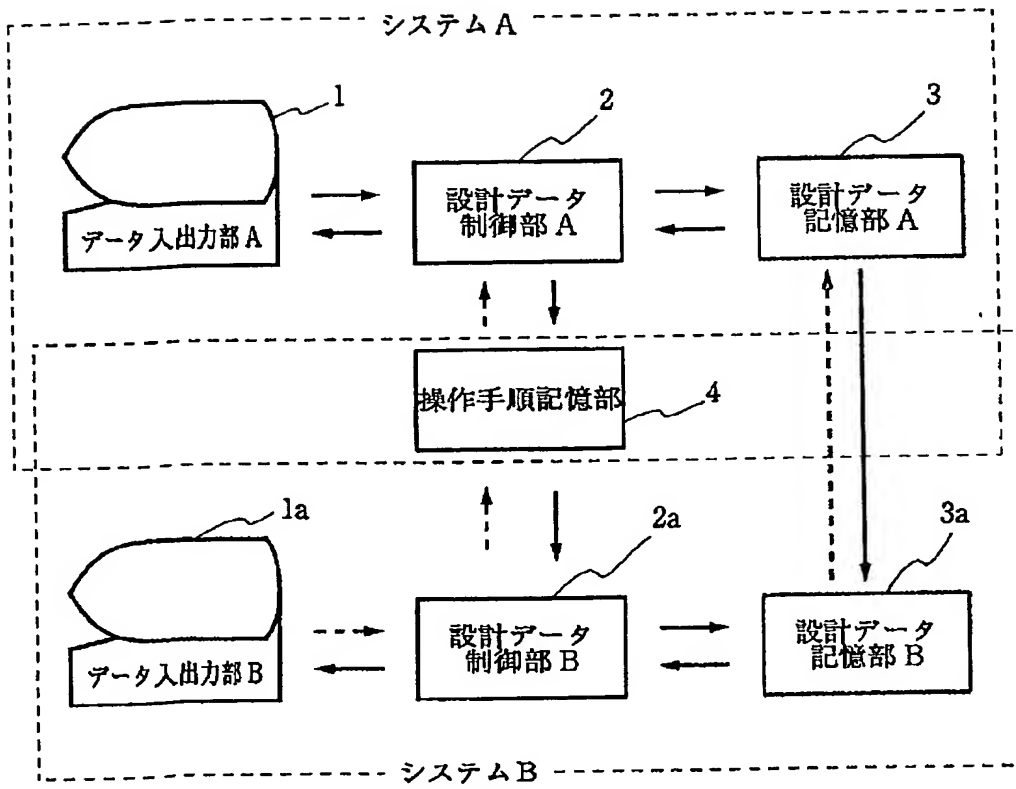
【図5】



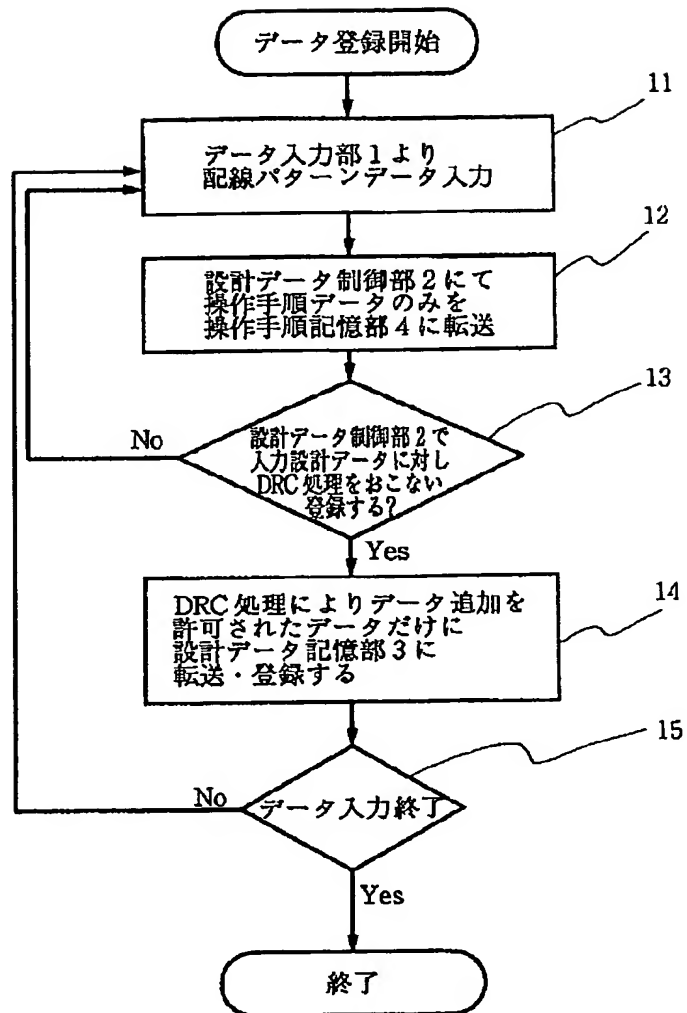
【図2】



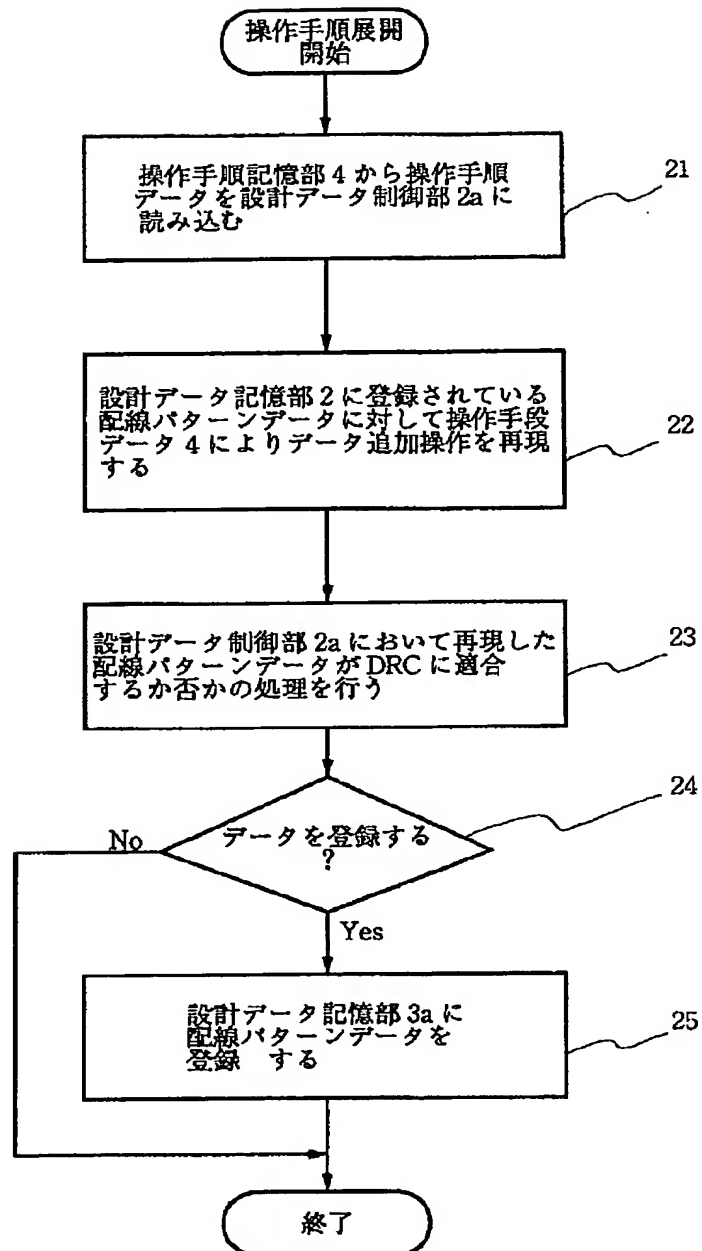
【図1】



【図 3】



【図 4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.